

# Compilerunterstützung für rekonfigurierbare Beschleuniger

Andreas Fried, Sebastian Buchwald

LEHRSTUHL PROGRAMMIERPARADIGMEN



## Programmanalyse

- Informationsflusskontrolle
- Android-Sicherheitsanalyse

## Formale Verifikation

- Verifikation der IFC-Algorithmen
- Verifizierte SSA-Form

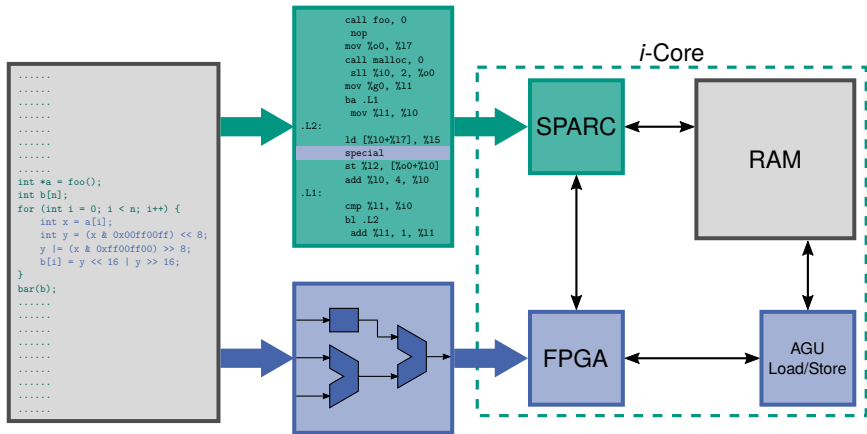


**...und Compilerbau**

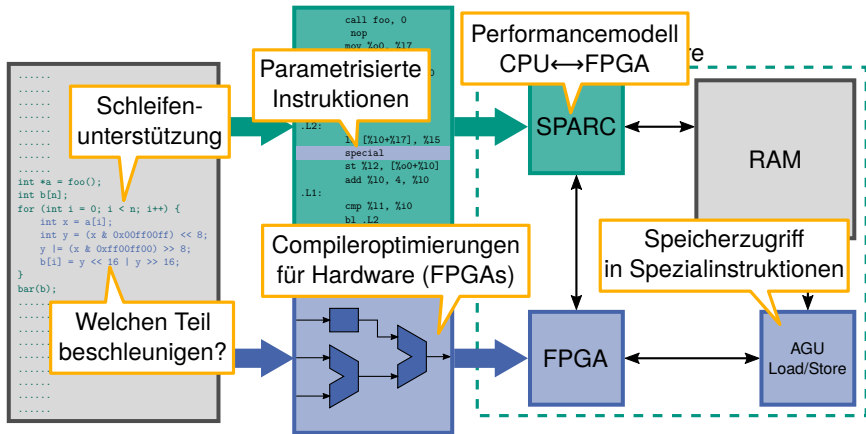


- SSA-basierte Compilerbibliothek ( $\approx$  LLVM)
- *"The best compiler you've never heard of"*
- ca. 150.000 Zeilen C ( $\ll$  LLVM)
- Sonderforschungsbereich der DFG (KIT + TUM + FAU)
- Heterogene Manycores
- Wir liefern den Compiler

- **i-Core**: Prozessor mit FPGA-basiertem Beschleuniger
- Ziel: Compiler benutzt automatisch Beschleuniger  $\Rightarrow$  schnellerer Code



- **i-Core**: Prozessor mit FPGA-basiertem Beschleuniger
- Ziel: Compiler benutzt automatisch Beschleuniger  $\Rightarrow$  schnellerer Code



## Auf jeden Fall wichtig

- C „verhandlungssicher“
- Grundkenntnisse Compilerbau
  - Bitgefickel
- Hardwarekenntnisse
  - Register, Gatter, ...
  - Arithmetik
- Prozessorarchitektur
  - Pipelining
  - Microcode

## Außerdem vorteilhaft

- VHDL-Kenntnisse
- Programmsynthese

