



Steuerung von Industrieanlagen



- Sicherheitskritisch
- Langlebig (Jahrzehnte)
- Ständig wachsende Komplexität
- Häufige Anpassung

⇒ Hohe Korrektheitsanforderungen im Entwurf



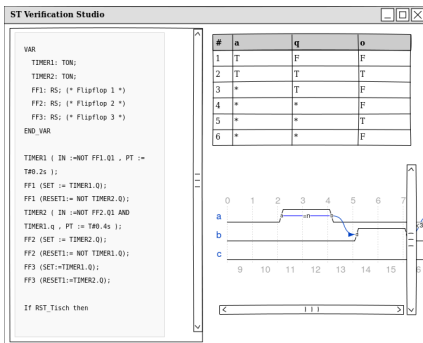
Steuerung von Industrieanlagen



- Sicherheitskritisch
 - Langlebig (Jahrzehnte)
 - Ständig wachsende Komplexität
 - Häufige Anpassung
- ⇒ Hohe Korrektheitsanforderungen im Entwurf



Eine Entwicklungsumgebung für Anlagensoftware



The screenshot shows the ST Verification Studio interface. On the left is a code editor with the following code:

```
VAR
  TIMER1: TON;
  TIMER2: TON;
  FF1: RS; (* Flipflop 1 *)
  FF2: RS; (* Flipflop 2 *)
  FF3: RS; (* Flipflop 3 *)
END_VAR

TIMER1 ( IN :=NOT FF1.Q1 , PT :=
T#0.2s );
FF1 (SET := TIMER1.Q);
FF1 (RESET:= NOT TIMER2.Q);
TIMER2 ( IN :=NOT FF2.Q1 AND
TIMER1.q , PT := T#0.4s );
FF2 (SET := TIMER2.Q);
FF2 (RESET:= NOT TIMER1.Q);
FF3 (SET:=TIMER1.Q);
FF3 (RESET:=TIMER2.Q);

IF RST_Tisch then
```

In the center is a truth table with columns #, a, q, and o:

#	a	q	o
1	T	F	F
2	T	T	T
3	*	T	F
4	*	*	F
5	*	*	T
6	*	*	F

On the right is a timing diagram with three signals: a, b, and c. Signal 'a' is high from time 2 to 4. Signal 'b' is high from time 4 to 6. Signal 'c' is high from time 6 to 8. A blue arrow points from the 'q' column of the truth table to the timing diagram.

- 1 Programme-Editor
- 2 Spezifikations-Editor (Tabellen)
- 3 Timing-Diagramme
- 4 Kommunikation mit der Verifikationsmaschine

Weitere Informationen über die PSE-Webseite.